

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 10-150468

(43) Date of publication of application : 02.06.1998

(51)Int.Cl. H04L 12/56
G06F 13/00

(21)Application number : 08-306752 (71)Applicant : FUJITSU LTD

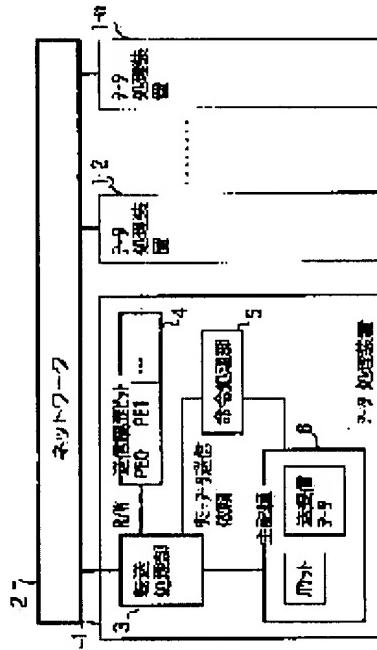
(22) Date of filing : 18.11.1996 (72) Inventor : KUSANO YOSHIHIRO

(54) DATA PROCESSOR PROVIDED WITH TRANSMISSION HISTORY BIT AND DATA
COMMUNICATION METHOD

(57) Abstract:

PROBLEM TO BE SOLVED: To improve execution performance of parallel system by reducing program execution overhead for judging completion of transmission.

SOLUTION: A transmission history bit 4 corresponding to a destination data processor or a destination virtual processor element is set whenever transferred data is transmitted to a network 2 by a transfer processing part 3. When transmission of dummy data is requested by an instruction processing part 5 following the data transmission, the dummy data to the data processor corresponding to the bit set by referring to the transmission history bit 4 or the virtual processor element is generated and the dummy data is transmitted to the data processor in which the transmission history bit 4 is set or the virtual processor element by the transfer processing part 3.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平10-150468

(43)公開日 平成10年(1998)6月2日

(51)Int.Cl.⁶

H 04 L 12/56

G 06 F 13/00

識別記号

3 5 3

F I

H 04 L 11/20

G 06 F 13/00

1 0 2 A

3 5 3 T

審査請求 未請求 請求項の数9 O L (全 15 頁)

(21)出願番号

特願平8-306752

(22)出願日

平成8年(1996)11月18日

(71)出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番
1号

(72)発明者 草野 義博

神奈川県川崎市中原区上小田中4丁目1番
1号 富士通株式会社内

(74)代理人 弁理士 長澤 俊一郎 (外1名)

(54)【発明の名称】 送信履歴ビットを持つデータ処理装置およびデータ通信方法

(57)【要約】

【課題】 送信終了の判定のためのプログラム実行オーバヘッドを削減し、並列システムの実行性能を向上させること。

【解決手段】 転送制御部3は転送データをネットワーク2に送出する毎に、宛先データ処理装置もしくは宛先仮想プロセッサ・エレメントに対応した送信履歴ビット4をセットする。上記データ転送に引き続き、命令処理部4がダミーデータの送出を依頼すると、転送処理部3は上記送信履歴ビット4を参照してセットされたビットに対応するデータ処理装置もしくは仮想プロセッサ・エレメントに対するダミーデータを生成し、ダミーデータを上記送信履歴ビット4がセットされていたデータ処理装置もしくは仮想プロセッサ・エレメント宛てに送りだす。

本発明の原理図

